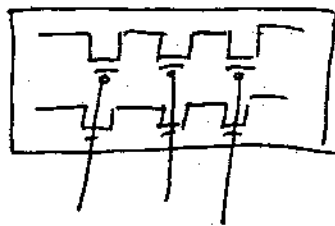


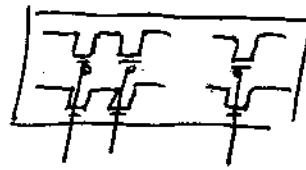
۱۳ - در مجموعه ترانزیستورهای پیش ساخته شده زیر مرحله Metalizations (فلزکاری) باقی مانده است. برای پیاده‌سازی یک عدد NAND دو ورودی کدام مدار کمترین سربار را خواهد داشت؟



الف



ب



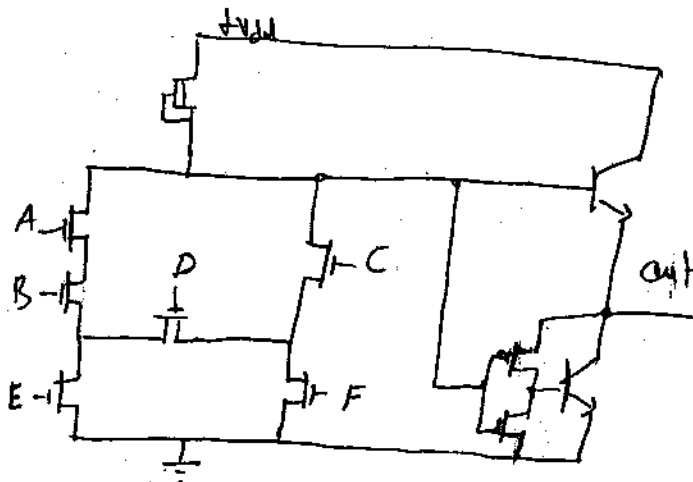
ج

(۱) الف

(۲) ب

(۳) الف و ج

(۴) ب و ج



۱۴ - با توجه به شکل مقابل کدام گزینه صحیح است؟

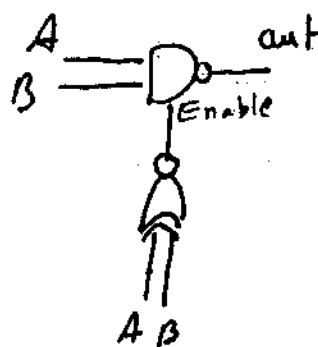
(۱) $(\bar{A}\bar{B} + \bar{C}).\bar{D}.(E + F)$

(۲) $(\bar{A}.\bar{B}.\bar{F} + \bar{C}E).\bar{D} + \bar{A}\bar{B}E + \bar{C}\bar{F}$

(۳) $\overline{(AB + C).D.(E + F)}$

(۴) $\overline{(ABF + CE).D + ABE + CF}$

۱۵ - با حداقل چند ترانزیستور MOS می‌توان عملکرد مدار زیر را پیاده‌سازی نمود. (دروازه NAND قابلیت حالت سوم دارد.)



(۱) چهار عدد

(۲) شش عدد

(۳) بیش از چهار عدد

(۴) کمتر از چهار عدد و بیشتر از شش عدد

۱۶- با توجه به اطلاعات جدول روبرو، V_{TD} و μ_n را بیابید. $V_{SB} = 0$

$V_{GS}(V)$	$V_{DS}(V)$	$I_D(\mu A)$
۵	۵	۶۸۵
۴	۴	۳۶۵
۳	۳	۱۴۵
۵	۰/۳	۱۰۶
۴	۰/۲	۵۲
۳	۰/۱	۱۶

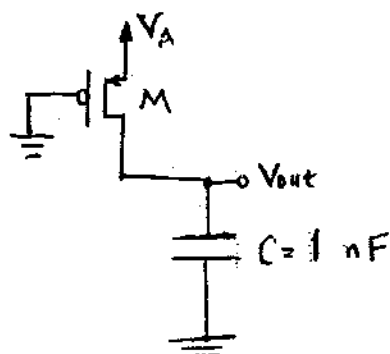
$$V_{TO} = 1/3V, \mu_n = 500 \frac{cm^2}{v.s} \quad (۲)$$

$$V_{TO} = 0/6V, \mu_n = 300 \frac{cm^2}{v.s} \quad (۴)$$

$$V_{TO} = 0/8V, \mu_n = 600 \frac{cm^2}{v.s} \quad (۱)$$

$$V_{TO} = 1V, \mu_n = 400 \frac{cm^2}{v.s} \quad (۳)$$

۱۷- در مدار روبرو، برای شارژ خازن ولتاژ V_A را طی سه مرحله (هر بار بعد از هر تغییر با فرصت کافی برای شارژ خازن) با پله‌های دو ولتی مساوی از صفر به ۶ ولت می‌رسانیم. انرژی کل تلف شده در ترانزیستور M را بیابید. ولتاژ آستانه ترانزیستور را ۱V- و از اثر بدنه صرف‌نظر کنید.



$$(۱) \text{ ژول } 6 \times 10^{-9}$$

$$(۲) \text{ ژول } 18 \times 10^{-9}$$

$$(۳) \text{ ژول } 36 \times 10^{-9}$$

(۴) ترانزیستور PMOS به عنوان کلید ایده‌آل عمل می‌کند و تلفی ندارد.

۱۸- V_{th} را بیابید (از اثر بدنه صرف‌نظر کنید).

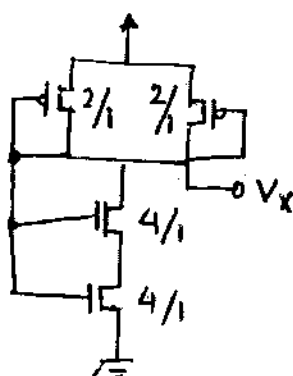
$$V_{tn} = 0/5V; V_{tp} = -0/5V, V_{DD} = 1/5V$$

$$\mu_n C_{ox} = 250 \frac{\mu A}{V^2}$$

$$\mu_p C_{ox} = 100 \frac{\mu A}{V^2}$$

$$I_{DS} = \frac{1}{4} \mu C_{ox} \frac{W}{L} [2(V_{gs} - V_{tn})V_{ds} - V_{ds}^2] \text{ برای حالت غیر اشباع}$$

$$I_{DS} = \frac{1}{4} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{tn})^2 \text{ برای حالت اشباع}$$



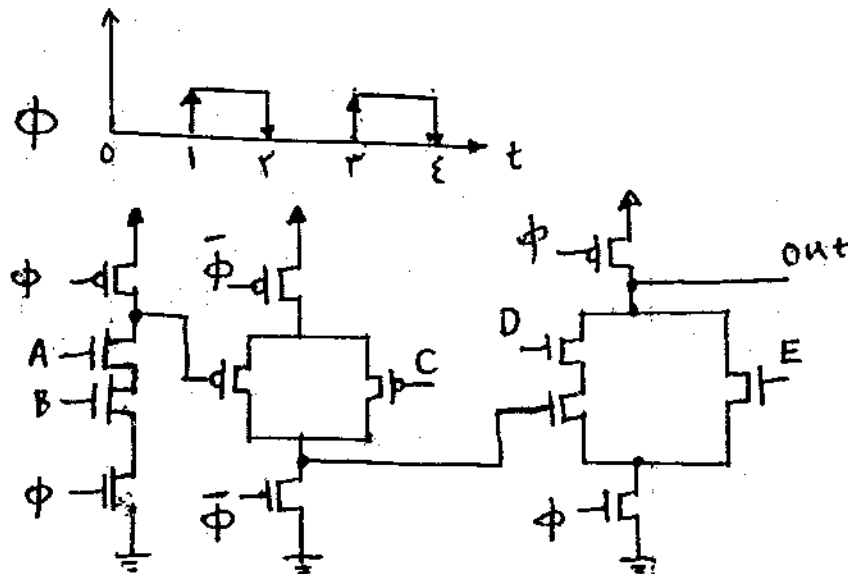
$$(۴) 0/75V$$

$$(۳) 0/82V$$

$$(۲) 0/86V$$

$$(۱) 1/1V$$

۱۹- در مدار زیر فاصله زمانی آماده شدن دیتای خروجی درست و تابع منطقی پیاده شده در خروجی out را بیابید.



$$out = \bar{A}.\bar{B}.C.\bar{E} + \bar{D}\bar{E} : 1 < t < 2 \quad (1)$$

$$out = DAB + \bar{C}D + E : 2 < t < 4 \quad (2)$$

$$out = \bar{A}C\bar{E} + \bar{A}\bar{D}\bar{E} + \bar{B}C\bar{E} + \bar{B}\bar{D}\bar{E} + C\bar{E}\bar{D} + \bar{D}\bar{E} : 2 < t < 4 \quad (3)$$

$$out = \bar{A}\bar{B}\bar{D}.\bar{C}\bar{D}.\bar{E} : 1 < t < 2 \quad (4)$$